ZB32L002

ARM® Cortex®-M0+ 32位

微控制器数据手册

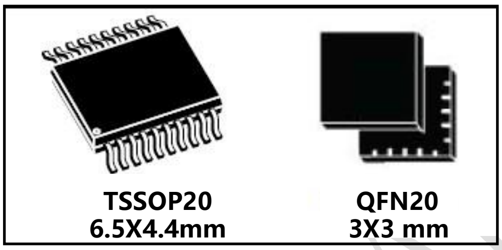
Version 1.0

2025/8/11

ZB32L002

ARM® Cortex®-M0+ 32-bit MCU, up to 24 KB Flash, 3 KB SRAM, 2.5-5.5V, TSSOP20/QFN20

Datasheet - production data



- **内核**
  - ARM® Cortex®-M0+内核，最高运行到24MHz
  - 一个24位系统定时器
  - 支持低功耗睡眠模式
  - 单周期32位硬件乘法器
- **内存**
  - 24K字节嵌入式Flash，具有擦写保护功能
  - 3K字节SRAM
- **时钟与电源**
  - 4路可选时钟源
    - 外部4MHz~24MHz高速晶振
    - 外部32.768KHz晶振
    - 内部4MHz~24MHz高速时钟
    - 内部低速38.4KHz/32.768KHz时钟
    - 支持硬件时钟监视
  - 电源管理
    - 两种低功耗工作模式：Sleep、Deep Sleep Mode
    - 低电压检测，可配置为中断或复位
- **中断**
  - 嵌套向量中断控制器(NVIC)用于控制32个中断源，每个中断源可设置为4个优先级
  - 支持串行调试(SWD)带2个观察点/4个断点
- **通用I/O引脚**
  - 在20-Pin封装下17个I/O
- **通信接口**
  - UART0-UART1标准通讯接口
  - 支援低速时钟的超低功耗UART
  - SPI标准通讯接口，最高达12Mbps
  - I2C标准通讯接口，主模式最高支持1Mbps，从模式最高支持800Kbps
  - One-Wire通讯接口
- **蜂鸣器频率发生器**
  - 可产生一个1KHz，2KHz，4KHz的蜂鸣信号
- **定时器/计数器**
  - 1x16位高级控制定时器：有4通道PWM输出/输入捕获，支持3路互补输出，以及死区生成和紧急停止功能
  - 1x16位通用定时器，支持4路比较输出/输入捕获，PWM输出
  - 1x16位可程序设计定时器数组，支持5路输入捕获/比较输出，PWM输出
  - 2x16/32位基础定时器/计数器
  - 1x16位低功耗定时器
  - 自动唤醒定时器
  - 系统窗口看门狗和独立看门狗定时器
- **RTC**
  - 支持RTC计数(秒/分/小时)及万年历功能(日/月/年)
  - 支持闹铃功能寄存器(秒/分/小时/日/月/年)
  - 支持RTC从Deep Sleep模式唤醒系统
- **ADC**
  - 7信道12位1Msps采样速率，12位SAR型ADC
- **电压比较器(VC) / 低电压检测器(LVD)**
- **硬件CRC-16模块**
- **工作条件**
  - 宽电压工作范围2.5V至5.5V
  - 宽工作频率最高至24MHz
  - 工作温度：-40℃至+85℃
- **16字节的芯片唯一ID (UID)**
- **开发工具**
  - 全功能的嵌入式调试解决方案
  - 在系统程序设计(ISP程序设计)方案
- **封装形式：TSSOP20、QFN20**

目录

图索引

表索引

【1】 简介

ZB32L002 是一款内嵌 32 位 ARM® Cortex®-M0+内核的超低功耗、Low Pin Count和宽电压工作范围(2.5V～5.5V)的微控制器，最高可运行在24MHz，内置24K字节的嵌入式Flash，3K字节的SRAM，集成了12位1Msps高精度 SAR型ADC、RTC、比较器、多路UART、SPI、I2C 和PWM等丰富的外设接口，具有高整合度、高抗干扰、高可靠性的特点。

ZB32L002 系列具有宽电压工作范围、低功耗、低待机电流、高集成度外设、高操作效率、快速唤醒及高性价比等优势，广泛适用于下列应用：

小家电、充电器、遥控器、电子烟、燃气报警器、数显表、温控器、记录仪、电机驱动、智能门锁、智慧传感器、智慧家居以及智慧城市等。

	ZB32L002F5
引脚数	20
GPIO 通用引脚	17
外部中断	17
高级定时器(TIM1)	1
通用定时器(TIM2)	1
定时器数组(PCA)	1
TIM10/11	2
LPTIM	1
A/D 通道数	7
Flash(K字节)	24
SRAM(K字节)	3
UART	2
LPUART	1
SPI	1
I2C	1
IWDG/WWDG	1/1
1-WIRE	1
CRC16	1
蜂鸣器	1
AWK	1
RTC	1
LVD/VC	支持
CPU 频率	ARM® Cortex®-M0+ 24MHz(最高)
电压范围	2.5～5.5V
温度范围	-40～85°C
Flash 保护	支持
封装	TSSOP20、QFN20

【2】 产品功能概述

在下面的章节里面将对ZB32L002系列产品的功能以及周边基本特性做一个简单的概述。

2.1 32 位 Cortex®-M0+内核

ARM® Cortex®-M0+处理器是最新一代的嵌入式32位RISC处理器，该处理器引脚数少、功耗低，能够提供满足MCU实现需要的低成本平台，同时提供卓越的计算性能和先进的中断系统响应。Cortex®-M0+处理器全面支持Keil、IAR等调试器，包含了一个硬件调试电路，支持2线式的SWD 调试接口。

Cortex®-M0+特性：

指令集	**Thumb / Thumb-2**
流水线	2 级流水线
CoreMark/MHz	2.46
DMIPS/MHz	0.95
中断	32 个中断源
中断优先级	可配置 4 级中断优先级
增强指令	单周期 32 位乘法器
调试接口	支持 SWD 2线式调试接口，支持4个硬中断(break point)以及 2个观察点(watch point)

2.2 内存(Memory)

2.2-1 嵌入式闪存内存(Flash)

嵌入式闪存内存，用于存放程序和数据。内建全集成Flash控制器，无需外部高压输入，由全内置电路产生高压来程序设计，支持 ISP 功能。

- ZB32L002F5 系列最大支持 24K 字节

2.2-2 内置 SRAM

3K 字节的内置 SRAM。

2.3 时钟系统

一个频率为 4M～24MHz 的外部高速晶振 HXT。
一个频率为 32.768KHz 的外部低速晶振 LXT。
一个频率为 4M～24MHz 的内部高速晶振 HIRC。
一个频率为 32.768KHz/38.4KHz 的内部低速时钟 LIRC。

2.4 工作模式

ZB32L002 支持 3 种工作模式：

1. 运行模式 Active：CPU运行，周边功能模块运行。
2. 休眠模式 Sleep：CPU停止运行，周边功能模块运行。
3. 深度休眠模式 DeepSleep：CPU停止运行，系统主时钟关闭，低功耗功能模块运行。

可以通过软件来选择运行在哪种工作模式。睡眠模式时CPU时钟关闭，其他部分依然可以工作， 可以通过中断来唤醒CPU。深度睡眠模式下，系统主时钟关闭，绝大部分模块停止工作，系统工作在内置的38.4KHz/32.768KHz 内置低速时钟上，可以通过RTC中断，AWK中断或外部中断来唤醒芯片。在正常工作模式下，可以选择分频方式工作或停止一些不需要使用的模块的时钟来实现功耗和性能之间的灵活切换。

2.5 中断控制器(NVIC)

Cortex®-M0+处理器内置了嵌套向量中断控制器(NVIC)，支持最多32个中断请求(IRQ)输入，有四个中断优先级，可处理复杂逻辑，能够进行实时控制和中断处理。

详情请参考“ARM® Cortex®-M0+ Technical Reference Manual”与“ARM® v6-M Architecture Reference Manual”。

32 个中断源，如表 2-1 中断源所示：

表1 中断源

外部中断号 (IRQ#)	中断源	简介	Sleep 模式唤醒	Deep Sleep 模式唤醒	向量地址
0	GPIO_PA	GPIOA 中断	Y	Y	0x0000 0040
1	GPIO_PB	GPIOB 中断	Y	Y	0x0000 0044
2	GPIO_PC	GPIOC 中断	Y	Y	0x0000 0048
3	GPIO_PD	GPIOD 中断	Y	Y	0x0000 004C
4	Flash	Flash 中断	N	N	0x0000 0050
5	NRST_input	NRST_input 中断	Y	Y	0x0000 0054
6	UART0	UART0 中断	Y	N	0x0000 0058
7	UART1	UART1 中断	Y	N	0x0000 005C
8	LPUART	LPUART 中断	Y	Y	0x0000 0060
9	保留	-	-	-	0x0000 0064
10	SPI	SPI 中断	Y	N	0x0000 0068
11	保留	-	-	-	0x0000 006C
12	I2C	I2C 中断	Y	N	0x0000 0070
13	保留	-	-	-	0x0000 006C
14	TIM10	TIM10 中断	Y	N	0x0000 0078
15	TIM11	TIM11 中断	Y	N	0x0000 007C
16	LPTIM	LPTIM 中断	Y	Y	0x0000 0080
17	保留	-	-	-	0x0000 007C
18	TIM1	TIM1 中断	Y	N	0x0000 0088
19	TIM2	TIM2 中断	Y	N	0x0000 008C
20	保留	-	-	-	0x0000 0088
21	PCA	PCA 中断	Y	N	0x0000 0094
22	WWDG	WWDG 中断	Y	N	0x0000 0098
23	IWDG	IWDG 中断	Y	Y	0x0000 009C
24	ADC	ADC 中断	Y	N	0x0000 00A0
25	LVD	LVD 中断	Y	Y	0x0000 00A4
26	VC	VC 中断	Y	Y	0x0000 00A8
27	保留	-	-	-	0x0000 00A4
28	AWK	AWK 中断	Y	Y	0x0000 00B0
29	OWIRE	1-WIRE 中断	Y	N	0x0000 00B4
30	RTC	RTC 中断	Y	Y	0x0000 00B8
31	CLKTRIM	CLKTRIM 中断	Y	Y 注	0x0000 00BC

注：只有在选择内部低速监控外部低速时钟功能时才能唤醒

2.6 复位控制器

本产品具有 9 个复位信号来源，每个复位信号可以让 CPU 重新运行，绝大多数寄存器会被重新复位，程序计数器 PC 会被复位指向复位地址(0x0000 0000)。

编号	中断源
1	上电/掉电复位
2	外部 Reset Pin 复位
3	IWDG 复位
4	WWDG 复位
5	系统软件复位
6	欠电压(LVD)复位
7	LOCKUP 复位
8	寄存器 CPURST 复位
9	寄存器 MCURST 复位

2.7 通用 IO 端口(GPIO)

最多可提供17个GPIO 端口，其中部分GPIO与模拟端口复用。每个端口由独立的控制寄存器位来控制。支持边沿触发中断和电平触发中断，可从各种功耗模式下把MCU唤醒到工作模式。支持Push-Pull CMOS 推挽输出、Open-Drain 开漏输出。内置上拉电阻、下拉电阻，带有施密特触发器输入滤波功能。输出驱动能力可配置，最大支持12mA的电流驱动能力。17个通用IO可支持外部异步中断。

2.8 定时器和看门狗

ZB32L002 产品包含1个高级控制定时器、1个通用定时器、1个可程序设计计数器数组、2个基础定时器、1个低功耗基础定时器、1个系统窗口看门狗定时器、1个独立看门狗定时器和1个系统滴答(SysTick)定时器。

下表比较了高级控制定时器、通用定时器和基础定时器的功能：

表2 定时器特性表

定时器类型	名称	计数器位宽	预分频系数	计数方向	PWM 输出	捕捉 / 比较通道	互补输出
高级	TIM1	16 位	1/2/4/8/16/64/256/1024	递增、递减、递增/递减	有	4	3 对
通用	TIM2	16 位	1/2/4/8/16/64/256/1024	递增、递减、递增/递减	有	4	无
可程序设计计 数器数组	PCA	16 位	2/4/8/16/32	递增	有	5	无
低功耗	LPTIM	16 位	无	递增	无	无	无
基础	TIM10	16/32 位	1/2/4/8/16/32/64/128	递增	无	无	无
	TIM11	16/32 位	1/2/4/8/16/32/64/128	递增	无	无	无

2.8-1 高级控制定时器(TIM1)

1 个高级控制定时器(TIM1)可以被看成是分配到6个通道的三相PWM发生器，它具有带死区插入的互补 PWM 输出，还可以被当成完整的通用定时器。四个独立的通道可以用于：

- 输入捕获
- 输出比较
- 产生PWM(边缘或中心对齐模式)
- 单脉冲输出配置为16位标准定时器时，它与TIMx定时器具有相同的功能。配置为16位PWM发生器时，它具有全调制能力(0~100%)。

在调试模式下，计数器可以被冻结，同时PWM输出被禁止，从而切断由这些输出所控制的开关。很多功能都与通用TIM定时器相同，内部结构也相同，因此高级控制定时器可以通过定时器链接功能与其他 TIM 定时器协同操作，提供同步或事件链接功能。

2.8-2 通用定时器(TIM2)

通用定时器(TIM2)有一个 16 位的自动加载递加/递减计数器、一个 16 位的预分频器和4个独立的信道，每个信道都可用于输入捕获、输出比较、PWM和单脉冲模式输出，它们还能通过定时器链接功能与高级控制定时器共同工作，提供同步或事件链接功能。在调试模式下，计数器可以被冻结。任一标准定时器都能用于产生 PWM 输出。

2.8-3 可程序设计计数器数组(PCA)

PCA(可程序设计计数器数组 Programmable Counter Array)支持最多5个16位的捕获/比较模块。该定时/计数器可以用作一个通用的时钟计数/事件计数器的捕获/比较功能。PCA的每个通道都可以进行独立程序设计，提供输入捕捉/输出比较或脉冲宽度调制。

2.8-4 低功耗定时器(LPTIM)

低功耗定时器为1个异步的16位可选定时器。在系统时钟关闭后仍然可以通过内部低速LIRC或者外部低速晶体振荡器计时/计数。通过中断可以在低功耗模式下唤醒系统。

2.8-5 基础定时器(TIM10/TIM11)

基础定时器包含2个16/32 位可选定时器TIM10/TIM11。TIM10/TIM11 功能完全相同，都是同步定时/计数器，可以选择工作在重载模式和非重载模式。TIM10/TIM11 可以对外部脉冲进行计数或者实现系统定时。

2.8-6 独立看门狗(IWDG)

独立的看门狗是一个20位递减计数器。它由内部独立的LIRC提供时钟；由于内部LIRC独立于主时钟，因此它可在停机和待机模式下工作。它既可用作看门狗，以便在发生问题时复位器件，也可用作自由运行的定时器，以便为应用程序提供超时管理。通过选项字节，可对其进行硬件或软件配置。在调试模式下，计数器可以被冻结。

2.8-7 系统窗口看门狗(WWDG)

系统窗口看门狗基于一个8位递减计数器，支持20位的预分频，它由APB时钟(PCLK)提供动作时钟。它可以作为看门狗，以在系统发生问题时复位器件，同时具有早期警告中断功能，并且计数器可以在调试模式下被冻结。

2.8-8 SysTick 定时器(SYST)

此定时器专用于实时操作系统，但也可用作标准递减计数器。它具有以下特性：

- 24 位递减计数器
- 自动重载功能
- 当计数器计为0时，产生可屏蔽系统中断
- 可程序设计时钟源(HCLK或HCLK/4)

2.9 实时时钟(RTC)

- 支持 RTC计数(秒、分、小时)及万年历功能(日、月、年)
- 支持闹铃寄存器(秒、分、小时、日、月、年)
- RTC可以从Sleep模式唤醒系统

2.10 通用异步收发器(UART0/UART1)

2 路通用异步收发器(Universal Asynchronous Receiver/Transmitter)

2.11 低功耗通用异步收发器(LPUART)

1路低功耗模式下可以工作的异步收发器 (Low Power Universal Asynchronous Receiver/Transmitter)

2.12 串行外设接口(SPI)

1 路串行外设接口(Serial Peripheral Interface)，支持主从模式。

2.13 I2C 接口(I2C)

1 路I2C接口，支持主从模式。采用串行同步时钟，可实现设备之间以不同的速率传输数据，串行8位双向数据传输最大速度可达 1Mbps。

2.14 One-Wire 接口(OWIRE)

支持 One-Wire 总线协议。

2.15 蜂鸣器(BEEP)

蜂鸣器模块可以在BEEP引脚上产生一个1KHz，2KHz，4KHz的蜂鸣信号，用来驱动外部的蜂鸣器。
2 个基础定时器TIM10/TIM11与1个LPTIM 可以功能复用输出，为 Buzzer提供可程序设计驱动频率。
可以支持互补输出，不需要额外的三级管。

2.16 自唤醒定时器(AWK)

AWK 是用于当MCU进入低功耗模式时提供一个内部的唤醒时间基准。该时间基准的时钟是由内部的低速RC振荡器时钟(LIRC)或者通过预分频的HXT晶振时钟来提供的。

2.17 时钟校准/监测模块(CLKTRIM)

内建时钟校准电路，可以通过外部精准的晶振时钟来校准内部RC时钟，亦可使用内部RC时钟去检测外部晶振时钟是否工作正常。

2.18 唯一ID号(UID)

每颗芯片出厂时都具备唯一的16字节设备标识号，包括wafer lot信息，以及芯片坐标信息等。
ID 地址 0x180000F0-0x180000FF。

2.19 循环冗余校验计算单元(CRC)

符合 ISO/IEC13239 中给出的多项式 $F(x)= X^{16} + X^{12} + X^{5} + 1$。

2.20 模拟/数字转换器(ADC)

单调不失码的 12 位逐次逼近型模数转换器，在 16MHz ADC时钟下工作时，采样率达到 1Msps。参考电压可选择电源电压。7个外部通道，可以实现单次，扫描，循环转换。在扫描/循环模式下，自动进行在选定的一组模拟输入上的转换。

- 输入电压范围：0 to VDD
- 转换周期：16/20 clock cycles
- 可以从外部端子，内部TIM1、TIM2、TIM10/TIM11、VC等模块来触发ADC采样
- 采样完成(EOC)中断

2.21 低电压检测器(LVD)

对芯片电源电压或芯片引脚电压进行检测。8档电压监测值(2.5-4.4V)。可根据上升/下降边沿产生异步中断或复位。具有硬件迟滞电路和可配置的软件防抖功能。

2.22 电压比较器(VC)

芯片引脚电压监测/比较电路。3个可配置的正/负外部输入通道；1个内部BGR 2.5V参考电压。VC 输出可供定时器 TIM1、TIM10/TIM11、LPTimer 与可程序设计计数数组 PCA 捕获、门控、外部计数使用。可根据上升/下降边沿产生异步中断，从低功耗模式下唤醒 MCU。可配置软件防抖。

2.23 嵌入式调试系统

嵌入式调试解决方案，提供全功能的实时调试器，配合标准成熟的Keil/IAR等调试开发软件。支持4 个硬断点以及多个软断点。

2.24 加密型嵌入式 Debug 支持(DBG)

加密型嵌入式调试解决方案，提供全功能的实时调试器，详见用户手册相关章节。

【3】 系统和内存概要

3.1 系统架构图

主要的系统构成：

- 1 个 AHB总线系统 Master：
  - Cortex®-M0+内核
- 6 个 AHB 总线 Slave
  - 内部 SRAM
  - 内部 Flash
  - AHB to APB Bridge，包含所有APB接口的外设
  - GPIO 接口
  - RCC 模块
  - CRC 等AHB接口模块

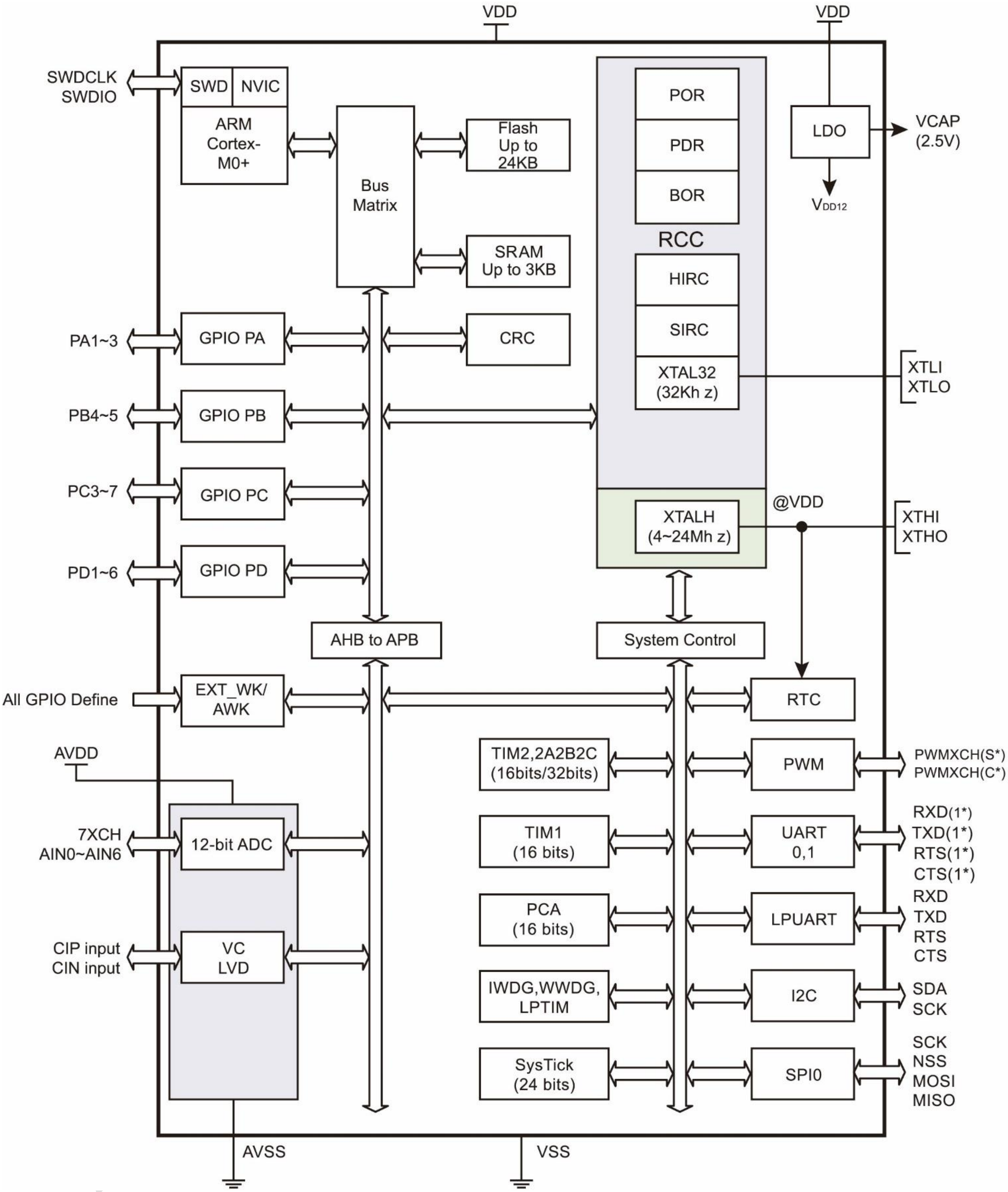

VDD
VDD
SWDCLK
SWDIO
SWD
NVIC
ARM
Cortex-
M0+
Bus
Matrix
Flash
Up to
24KB
SRAM
Up to 3KB
POR
PDR
BOR
RCC
HIRC
SIRC
XTAL32
(32Kh z)
LDO
VCAP
(2.5V)
VDD12
XTLI
XTLO
PA1~3
GPIO PA
CRC
PB4~5
GPIO PB
PC3~7
GPIO PC
PD1~6
GPIO PD
XTALH
(4~24Mh z)
@VDD
XTHI
XTHO
AHB to APB
System Control
All GPIO Define
EXT_WK/
AWK
RTC
AVDD
TIM2,2A2B2C
(16bits/32bits)
PWM
PWMXCH(S*)
PWMXCH(C*)
7XCH
AIN0~AIN6
12-bit ADC
TIM1
(16 bits)
UART
0,1
RXD(1*)
TXD(1*)
RTS(1*)
CTS(1*)
PCA
(16 bits)
LPUART
RXD
TXD
RTS
CTS
CIP input
CIN input
VC
LVD
IWDG,WWDG,
LPTIM
I2C
SDA
SCK
SysTick
(24 bits)
SPI0
SCK
NSS
MOSI
MISO
AVSS
VSS

图 1 系统框图

3.2 内存映像

系统的地址空间总共有4GB，包含程序存储空间、数据存储空间、周边模块寄存器、I/O端口等。数据使用小端点格式，就是数据的高字节保存在内存的高地址中，而数据的低字节保存在内存的低地址中。整个系统地址空间的划分如下图，图 3-2 所示：

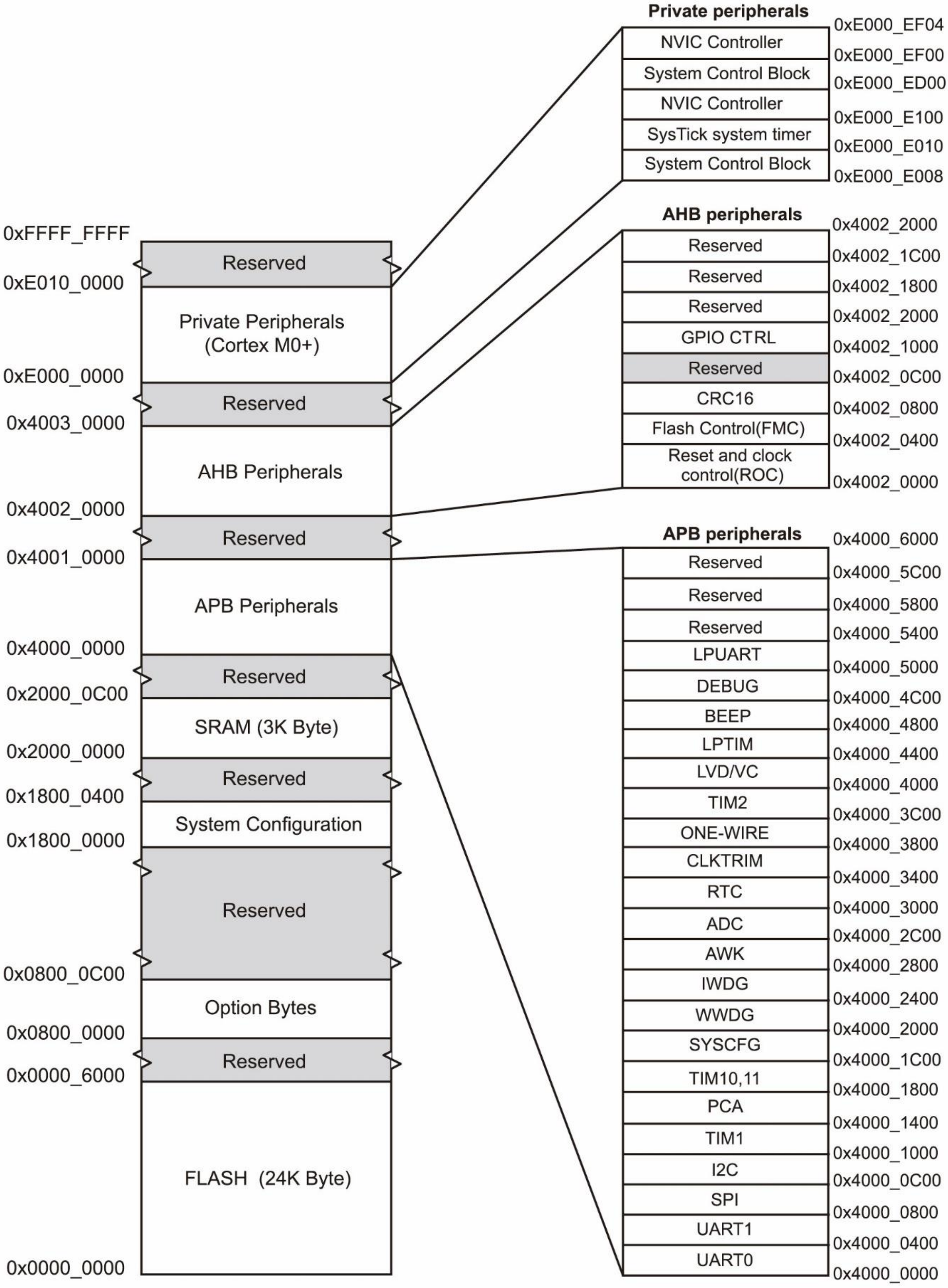


图 2 内存映像

3.3 存储空间和模块地址

下面表3给出了 ZB32L002 器件内部包含的各模块的地址空间和边界信息。

表3 ZB32L002 内存映像和外设寄存器编址

总线	边界地址	空间大小(Bytes)	模块
	0xE000_0000 - 0xE00F_FFFF	1M	Coretex-M0+ peripheral
	0x4003_0000 - 0xDFFF_FFFF		保留
AHB	0x4002_1000 - 0x4002_1FFF	1K	GPIOD
	0x4002_1000 - 0x4002_1BFF	1K	GPIOC
	0x4002_1000 - 0x4002_17FF	1K	GPIOB
	0x4002_1000 - 0x4002_13FF	1K	GPIOA
	0x4002_0C00 - 0x4002_0FFF	1K	保留
	0x4002_0800 - 0x4002_0BFF	1K	CRC16
	0x4002_0400 - 0x4002_07FF	1K	FMC
	0x4002_0000 - 0x4002_03FF	1K	RCC
	0x4000_5400 - 0x4001_FFFF		保留
APB	0x4000_5000 - 0x4000_53FF	1K	LPUART
	0x4000_4C00 - 0x4000_4FFF	1K	DEBUG
	0x4000_4800 - 0x4000_4BFF	1K	BEEP
	0x4000_4400 - 0x4000_47FF	1K	LPTIM
	0x4000_4000 - 0x4000_43FF	1K	LVD/VC
	0x4000_3C00 - 0x4000_3FFF	1K	TIM2
	0x4000_3800 - 0x4000_3BFF	1K	OWIER
	0x4000_3400 - 0x4000_37FF	1K	CLKTRIM
	0x4000_3000 - 0x4000_33FF	1K	RTC
	0x4000_2C00 - 0x4000_2FFF	1K	ADC
	0x4000_2800 - 0x4000_2BFF	1K	AWK
	0x4000_2400 - 0x4000_27FF	1K	IWDT
	0x4000_2000 - 0x4000_23FF	1K	WWDT
	0x4000_1C00 - 0x4000_1FFF	1K	SYSCON
	0x4000_1800 - 0x4000_1BFF	1K	TIM10/11
	0x4000_1400 - 0x4000_17FF	1K	PCA
	0x4000_1000 - 0x4000_13FF	1K	TIM1
	0x4000_0C00 - 0x4000_0FFF	1K	I2C
	0x4000_0800 - 0x4000_0BFF	1K	SPI
	0x4000_0400 - 0x4000_07FF	1K	UART1
	0x4000_0000 - 0x4000_03FF	1K	UART0
AHB	0x2000_1000 - 0x3FFF_FFFF		保留
	0x2000_0000 - 0x2000_0BFF	3K	SRAM
	0x1800_0100 - 0x1FFF_FFFF		保留
	0x1800_0000 - 0x1800_00FF	256	System Configuration
	0x0800_0200 - 0x17FF_FFFF		保留
	0x0800_0000 - 0x0800_01FF	512	Option Bytes
	0x0001_0000 - 0x07FF_FFFF		保留
	0x0000_0000 - 0x0000_5FFF	24K	Main Array (Flash)

【4】 引脚配置和功能说明

4.1 ZB32L002 TSSOP20/QFN20 配置

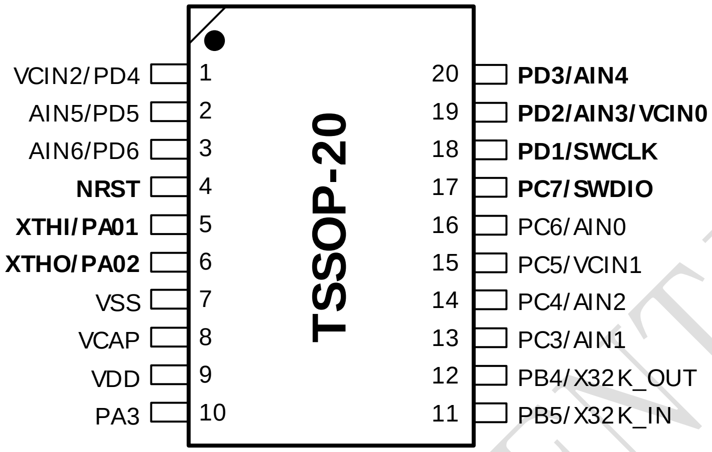


图 3 TSSOP20 引脚配置

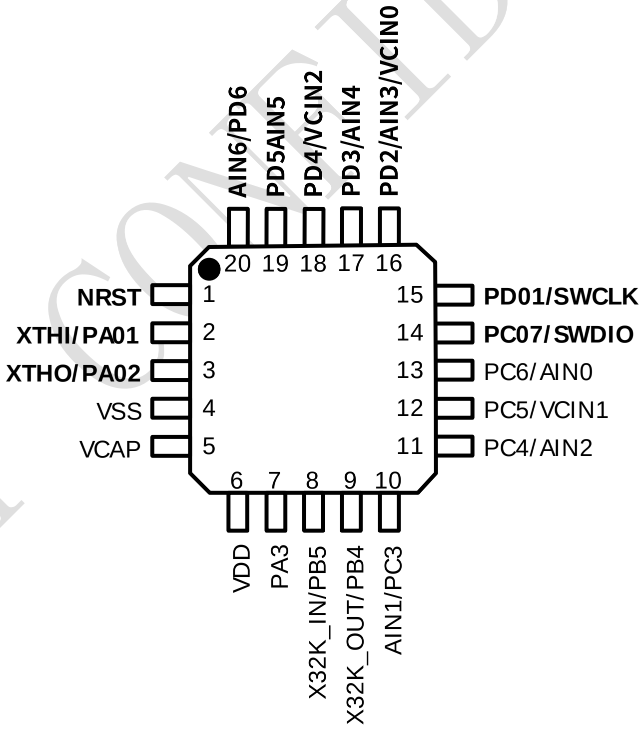


图 4 QFN20 引脚配置

4.2 ZB32L002 引脚复用

表4 引脚功能复用

封装			GPIOx_AFR[i+3:i]									
TSSOP20	QFN20	Config	0	1	2	3	4	5	6	7	8	F
1	18		PD4	TIM1_CH1	PCA_CH0	RTC_1HZ	TIM10_TOG	UART0_TXD	TIM10_EXT	BEEP	TIM2_CH1	VCIN2
2	19		PD5	TIM1_CH1N	PCA_CH4	SPI_MISO	I2C_SCL	UART1_TXD	TIM10_GATE	UART0_TXD	TIM2_CH4	AIN5
3	20		PD6	TIM1_CH2	PCA_CH3	SPI_MOSI	I2C_SDA	UART1_RXD	LPTIM_EXT	UART0_RXD	TIM2_CH2	AIN6
4	1	NRST(INPUT)										
5	2	OSC_IN	PA1	TIM1_CH2N		SPI_CLK	I2C_SDA	UART0_RXD	TIM10_TOG	UART1_RXD		
6	3	OSC_OUT	PA2	TIM1_CH3		SPI_NSS	I2C_SCL	UART0_TXD	TIM10_TOGN	UART1_TXD	TIM2_CH2	
7	4	VSS										
8	5	VCAP										AIN7
9	6	VDD										
10	7		PA3	TIM1_CH3N	PCA_CH2	SPI_NSS	RTC_1HZ	LPUART_RXD	PCA_ECI	VC0_OUT	TIM2_CH3	
11	8	X32K_IN	PB5	TIM1_BKIN	PCA_CH4	SPI_CLK	I2C_SDA	UART0_RXD	TIM11_TOG	LVD_OUT	TIM2_CH1	
12	9	X32K_OUT	PB4	LPTIM_GATE	PCA_ECI	SPI_NSS	I2C_SCL	UART0_TXD	TIM11_TOGN			
13	10		PC3	TIM1_CH3	TIM1_CH1N		I2C_SDA	UART1_TXD	PCA_CH1	1-WIRE	TIM2_CH3	AIN1
14	11		PC4	TIM1_CH4	TIM1_CH2N		I2C_SCL	UART1_RXD	PCA_CH0	CLK_MCO	TIM2_CH4	AIN2
15	12		PC5	TIM1_BKIN	PCA_CH0	SPI_CLK	I2C_SCL	LPUART_TXD	TIM11_GATE	LVD_OUT	TIM2_CH1	VCIN1
16	13		PC6	TIM1_CH1	PCA_CH3	SPI_MOSI	I2C_SDA	LPUART_RXD	TIM11_EXT	CLK_MCO	TIM2_CH4	AIN0
17	14	SWDIO	PC7	TIM1_CH2	PCA_CH4	SPI_MISO		UART1_RXD	LIRC_OUT	LXT_OUT		
18	15	SWDCLK	PD1		PCA_ECI			UART1_TXD	HIRC_OUT	VC0_OUT		
19	16		PD2	TIM1_CH2	PCA_CH2	SPI_MISO	RTC_1HZ	LPUART_TXD	LPTIM_TOG	1-WIRE		AIN3/VCIN0
20	17		PD3	TIM1_CH3N	PCA_CH1	SPI_MOSI	HXT_OUT	UART0_RXD	LPTIM_TOGN		TIM2_CH2	AIN4

4.3 ZB32L002 引脚功能说明

Pin No. (TSSOP-20)	Pin No. (QFN-20)	Pin Name	Pin Type	Description
1	18	PD4	PD4	PD4 通用数字输入/输出引脚
			TIM1_CH1	TIM1 PWM 输出 1
			PCA_CH0	PCA 捕获输入/比较输出 0
			RTC_1HZ	RTC 1HZ 输出
			TIM10_TOG	TIM10 翻转输出
			UART0_TX	UART0 TX
			TIM10_EXT	TIM10 外部脉冲输入
			BEEP	BEEP 输出
			TIM2_CH1	TIM2 捕获输入/比较输出 1
			VCIN2	电压比较器输入信道 2
2	19	PD5	PD5	PD5 通用数字输入/输出引脚
			TIM1_CH1N	TIM1 PWM 输出 1 反相
			PCA_CH4	PCA 捕获输入/比较输出 4
			SPI_MISO	SPI 模块主机输入从机输出信号
			I2C_SCL	I^{2}C 时钟
			UART1_TX	UART1_TX
			TIM10_GATE	TIM10 门控
			UART0_TX	UART0 TX
			TIM2_CH4	TIM2 捕获输入/比较输出 4
			AIN5	ADC 仿真输入通道 5
3	20	PD6	PD6	PD6 通用数字输入/输出引脚
			TIM1_CH2	TIM1 PWM 输出 2
			PCA_CH3	PCA 捕获输入/比较输出 3
			SPI_MOSI	SPI 模块主机输出从机输入信号
			I2C_SDA	I^{2}C 数据
			UART1_RX	UART1 RX
			LPTIM_EXT	LPTIM 外部脉冲输入
			UART0_RX	UART0 RX
			TIM2_CH2	TIM2 捕获输入/比较输出 2
			AIN6	ADC 仿真输入通道 6
4	1	NRST	NRST	复位输入端口，低有效，芯片复位
			INPUT	输入引脚
5	2	PA1	OSC_IN	外部晶振输入

Pin No. (TSSOP-20)	Pin No. (QFN-20)	Pin Name	Pin Type	Description
			PA1	PA1 通用数字输入/输出引脚
			TIM1_CH2N	TIM1 PWM 输出 2 反相
			SPI_CLK	SPI 模块时钟信号
			I2C_SDA	I²C 数据
			UART0_RX	UART0 RX
			TIM10_TOG	TIM10 翻转输出
			UART1_RX	UART1 RX
6	3	PA2	OSC_OUT	外部晶振输出
			PA2	PA2 通用数字输入/输出引脚
			TIM1_CH3	TIM1 PWM 输出 3
			SPI_NSS	SPI 模块从机片选信号
			I2C_SCL	I²C 时钟
			UART0_TX	UART0 TX
			TIM10_TOGN	TIM10 翻转反相输出
			UART1_TX	UART1 TX
			TIM2_CH2	TIM2 捕获输入/比较输出 2
7	4	VSS	GND	芯片地
8	5	VCAP	Power	LDO 内核供电 (仅限内部电路使用，外部连接电容)
9	6	VDD	Power	芯片电源
10	7	PA3	PA3	PA3 通用数字输入/输出引脚
			TIM1_CH3N	TIM1 PWM 输出 3 反相
			PCA_CH2	PCA 捕获输入/比较输出 2
			SPI_NSS	SPI 模块从机片选信号
			RTC_1HZ	RTC 1HZ 输出
			LPUART_RX	LPUART RX
			PCA_ECI	PCA 外部时钟
			VC0_OUT	电压比较器 0 输出
			TIM2_CH3	TIM2 捕获输入/比较输出 3
10	7	PA3	PA3	PA3 通用数字输入/输出引脚

Pin No. (TSSOP-20)	Pin No. (QFN-20)	Pin Name	Pin Type	Description
			TIM1_CH3N	TIM1 PWM 输出 3 反相
			PCA_CH2	PCA 捕获输入/比较输出 2
			SPI_NSS	SPI 模块从机片选信号
			RTC_1HZ	RTC 1HZ 输出
			LPUART_RX	LPUART RX
			PCA_ECI	PCA 外部时钟
			VC0_OUT	电压比较器 0 输出
			TIM2_CH3	TIM2 捕获输入/比较输出 3
11	8	PB5	X32K_IN	外部 32K 晶振输入
			PB5	PB5 通用数字输入/输出引脚
			TIM1_BKIN	TIM1 刹车信号输入
			PCA_CH4	PCA 捕获输入/比较输出 4
			SPI_CLK	SPI 模块时钟信号
			I2C_SDA	I^2C 数据
			UART0_RX	UART0 RX
			TIM11_TOG	TIM11 翻转输出
			LVD_OUT	低压检测比较器输出
			TIM2_CH1	TIM2 捕获输入/比较输出 1
12	9	PB4	X32K_OUT	外部 32K 晶振输出
			PB4	PB4 通用数字输入/输出引脚
			LPTIM_GATE	LPTIM 门控
			PCA_ECI	PCA 外部时钟
			SPI_NSS	SPI 模块从机片选信号
			I2C_SCL	I^2C 时钟
			UART0_TX	UART0 TX
			TIM11_TOGN	TIM11 翻转反相输出
13	10	PC3	PC3	PC3 通用数字输入/输出引脚
			TIM1_CH3	TIM1 PWM 输出 3

Pin No. (TSSOP-20)	Pin No. (QFN-20)	Pin Name	Pin Type	Description
			TIM1_CH1N	TIM1 PWM 输出 1 反相
			I2C_SDA	I²C 数据
			UART1_TX	UART1 TX
			PCA_CH1	PCA 捕获输入/比较输出 1
			1-WIRE	1-wire 输入输出
			TIM2_CH3	TIM2 捕获输入/比较输出 3
			AIN1	ADC 仿真输入通道 1
14	11	PC4	PC4	PC4 通用数字输入/输出引脚
			TIM1_CH4	TIM1 PWM 输出 4
			TIM1_CH2N	TIM1 PWM 输出 2 反相
			I2C_SCL	I²C 时钟
			UART1_RX	UART1 RX
			PCA_CH0	PCA 捕获输入/比较输出 0
			CLK_MCO	CPU 时钟输出
			TIM2_CH4	TIM2 捕获输入/比较输出 4
			AIN2	ADC 仿真输入通道 2
15	12	PC5	PC5	PC5 通用数字输入/输出引脚
			TIM1_BKIN	TIM1 刹车信号输入
			PCA_CH0	PCA 捕获输入/比较输出 0
			SPI_CLK	SPI 模块时钟信号
			I2C_SDA	I²C 数据
			LPUART_TX	LPUART TX
			TIM11_GATE	TIM11 门控
			LVD_OUT	低压检测比较器输出
			TIM2_CH1	TIM2 捕获输入/比较输出 1
			VCIN1	模拟输入
16	13	PC6	PC6	PC6 通用数字输入/输出引脚
			TIM1_CH1	TIM1 PWM 输出 1

Pin No. (TSSOP-20)	Pin No. (QFN-20)	Pin Name	Pin Type	Description
			PCA_CH3	PCA 捕获输入/比较输出 3
			SPI_MOSI	SPI 模块主机输出从机输入信号
			I2C_SCL	I^2C 时钟
			LPUART_RX	LPUART RX
			TIM11_EXT	TIM11 外部脉冲输入
			CLK_MCO	CPU 时钟输出
			TIM2_CH4	TIM2 捕获输入/比较输出 4
			AIN0	ADC 仿真输入通道 0
17	14	PC7	SWDIO	SWD IO
			PC7	PC7 通用数字输入/输出引脚
			TIM1_CH2	TIM1 PWM 输出 2
			PCA_CH4	PCA 捕获输入/比较输出 4
			SPI_MISO	SPI 模块主机输入从机输出信号
			UART1_RX	UART1 RX
			LIRC_OUT	内部低频 RC 时钟 38.4KHZ输出
			X32K_OUT	外部低频晶振输出
18	15	PD1	SWDCLK	SWD 时钟
			PD1	PD1 通用数字输入/输出引脚
			PCA_ECI	PCA 外部时钟
			UART1_TX	UART1 TX
			HIRC_OUT	内部高频 RC 时钟 24MHZ 输出
			VC0_OUT	电压比较器 0 输出
19	16	PD2	PD2	PD2 通用数字输入/输出引脚
			TIM1_CH2	TIM1 PWM 输出 2
			PCA_CH2	PCA 捕获输入/比较输出 2

Pin No. (TSSOP-20)	Pin No. (QFN-20)	Pin Name	Pin Type	Description
			SPI_MISO	SPI 模块主机输入从机输出信号
			RTC_1HZ	RTC 1HZ 输出
			LPUART_TX	LPUART TX
			LPTIM_TOG	LPTIM 翻转输出
			1-WIRE	1-wire 输入输出
			VCIN0	电压比较器输入信道 0
			AIN3	ADC 仿真输入通道 3
20	17	PD3	PD3	PD3 通用数字输入/输出引脚
			TIM1_CH3N	TIM1 PWM 输出 3 反相
			PCA_CH1	PCA 捕获输入/比较输出 1
			SPI_MOSI	SPI 模块主机输出从机输入信号
			HXT_OUT	外接高频晶振输出
			UART0_RX	UART0 RX
			LPTIM_TOGN	LPTIM 翻转反相输出
			TIM2_CH2	TIM2 捕获输入/比较输出 2
			AIN4	ADC 仿真输入通道 4

【5】 电气特性

5.1 测试条件

除非特别说明，所有的电压都以VSS为基准。

5.1-1 最小和最大值

除非特别说明，在生产在线通过对100%的产品在环境温度 T_A=25°C 和 T_A=$T_{op,Max}$ 下执行的测试($T_{op,Max}$ 取决于选定的 Part Number所对应的温度范围)，所有最小和最大值将在最坏的环境温度、供电电压和时钟频率条件下得到保证。

在每个表格下方的注解中说明为通过综合评估、设计模拟和/或工艺特性得到的数据，不会在生产线 上进行测试；在综合评估的基础上，最小和最大数值是通过样本测试后，取其平均值再加减三倍的标准分布(平均±3Σ)得到。

5.1-2 典型值

除非特别说明，典型资料是基于 T_A=25°C 和 VDD=3.3V (2.5V≤VDD≤5.5V)。这些数据仅用于设计指导而未经测试。

典型的 ADC 精度数值是通过对一个标准的批次采样，在所有温度范围下测试得到，95%产品的误差小于等于给出的数值(平均±2Σ)。

5.2 绝对最大额定值

符号	参数	条件	最小值	典型值	最大值	单位
VDD	电源电压		2.5		5.5	V
V_{IO}	IO 的电压		-0.3		VDD+0.3	V
T_{STG}	存储温度		-40	25	150	°C
T_{OP}	工作温度		-40	25	85	°C
F_{CPU}	CPU 工作频率		32.768K	4M	24M	Hz
$V_{ESD, HBM}$	参见 5.12					
$V_{ESD, CDM}$	参见 5.12					
$V_{ESD, MM}$	参见 5.12					

注意：

1. 温度测试方法：CP 阶段测试高温 85°C，低温-40°C 和高温 85°C 的chip level 测试仅在实验室和 Production Quality Qualification 时测试
2. 频率测试方法：CP 阶段测试 24MHz 频率，Final Test 只关注于封装工艺的缺陷

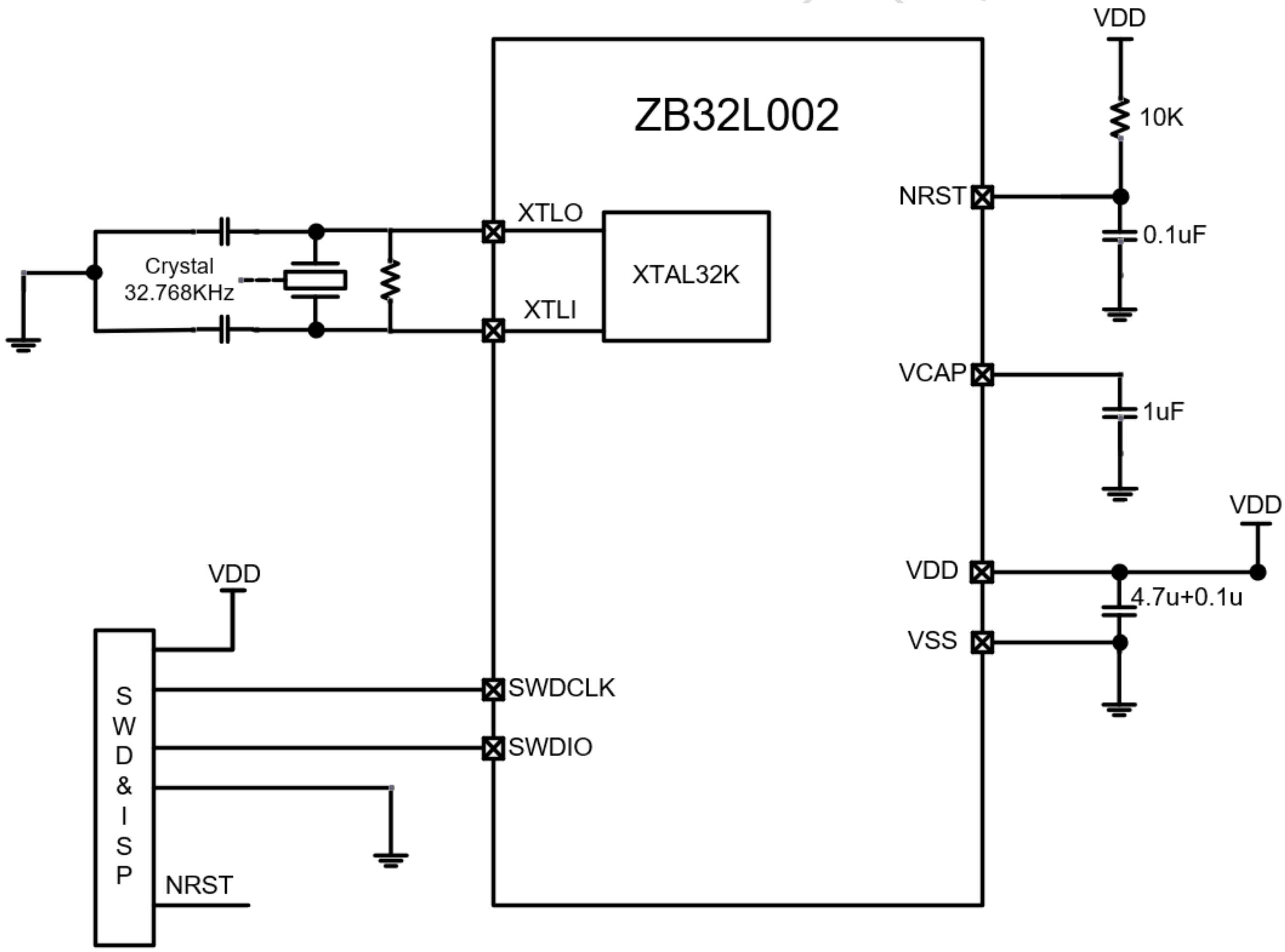
5.3 推荐工作条件

符号	参数	条件	最小值	最大值	单位	参考
VDD	电源电压	-	2.5	5.5	V	
C_S	VCAP 电容	-	0.47	2.2	μF	推荐 1.0μF
T_{OP}	工作温度	-	-40	85	°C	

注意：

1. 推荐工作条件是确保半导体芯片正常工作的条件。在推荐工作条件的范围内，电气特性的所有规格值均可得到保证。务必在推荐工作条件下使用半导体芯片。超出该条件的使用可能会影响半导体的可靠性。
2. 对于本数据手册中未记载的项目、使用条件或逻辑组合的使用，本公司不做任何保障。如果用户考虑在所列条件之外使用本芯片，请事前联系销售代表。

5.4 典型应用框图



5.5 直流特性

5.5-1 工作电流特性

符号	参数	条件			典型值	最大值	单位
I_{DD} (Run Mode in RAM)	All Peripherals clock OFF, Run while(1) in RAM	V_{core} =1.2V VDD=2.5V-5.5V	Clock source: HIRC	4M	180	289	μA
				8M	225	225	
				16M	315	315	
				24M	409	409	
I_{DD} (Run Mode in Flash)	All Peripherals clock ON, Run while(1) in Flash	V_{core} =1.2V VDD=2.5V-5.5V	Clock source: HIRC	4M	561	601	μA
				8M	985	1047	
				16M	1833	1938	
				24M	2708	2860	
	All Peripherals clock OFF, Run while(1) in Flash	V_{core} =1.2V VDD =2.5V-5.5V	Clock source: HIRC	4M	497	529	μA
				8M	857	901	
				16M	1576	1645	
				24M	2318	2411	
	All Peripherals clock ON, Run while(1) in Flash	V_{core} =1.2V VDD =2.5V-5.5V	Clock source: LXT 32.768KHz Driver=1	Ta=-40°C	62.9	75.2	μA
				Ta=25°C	67	76.5	
				Ta=50°C	66.3	78.3	
				Ta=85°C	74.5	89	
	All Peripherals clock OFF, Run while(1) in Flash	V_{core} =1.2V VDD =2.5V-5.5V	Clock source: LXT 32.768KHz Driver=1	Ta=-40°C	62.5	74.5	μA
				Ta=25°C	66.3	75.8	
				Ta=50°C	65.6	77.6	
				Ta=85°C	73.9	88.8	
I_{DD} (Sleep Mode)	All Peripherals clock ON	V_{core} =1.2V VDD =2.5V-5.5V	Clock source: HIRC	4M	230	258	μA
				8M	326	354	
				16M	517	545	
				24M	719	754	
	All Peripherals clock OFF	V_{core} =1.2V VDD =2.5V-5.5V	Clock source: HIRC	4M	166	194	μA
				8M	197	225	
				16M	258	287	
				24M	323	350	
	All Peripherals clock ON	V_{core} =1.2V VDD =2.5V-5.5V	Clock source: LXT 32.768KHz Driver=1	Ta=-40°C	60.2	72.2	μA
				Ta=25°C	63.8	73.4	
				Ta=50°C	63.4	75.4	
				Ta=85°C	71.5	86	
	All Peripherals clock OFF	V_{core} =1.2V VDD =2.5V-5.5V	Clock source: LXT 32.768KHz Driver=1	Ta=-40°C	59.6	71.6	μA
				Ta=25°C	63.2	72.9	
				Ta=50°C	62.8	74.6	
				Ta=85°C	70.8	85.3	
I_{DD}	All Peripherals	V_{core} =1.2V	Clock source:	Ta=-40°C	0.7	0.8	μA

符号	参数	条件			典型值	最大值	单位
(Deep Sleep Mode)	clock OFF, except RTC,IWDG, LPTIM, AWK	VDD =2.5V-5.5V	LIRC 32.768KHz	Ta=25°C	0.9	1.1	
				Ta=50°C	1.4	1.9	
				Ta=85°C	4.3		
	All Peripherals clock OFF, except RTC	V_{core} =1.2V VDD =2.5V-5.5V	Clock source: LIRC 32.768KHz	Ta=-40°C	0.7	0.8	μA
				Ta=25°C	0.9	1.1	
				Ta=50°C	1.3	1.9	
				Ta=85°C	4.3	10.6	
	All Peripherals clock OFF, except IWDG	V_{core} =1.2V VDD =2.5V-5.5V	Clock source: LIRC 32.768KHz	Ta=-40°C	0.7	0.8	μA
				Ta=25°C	0.9	1.1	
				Ta=50°C	1.4	1.9	
				Ta=85°C	4.3	10.6	
	All Peripherals clock OFF, except LPTIM	V_{core} =1.2V VDD =2.5V-5.5V	Clock source: LIRC 32.768KHz	Ta=-40°C	0.7	0.8	μA
				Ta=25°C	0.9	1.1	
				Ta=50°C	1.4	1.9	
				Ta=85°C	4.3	10.6	
	All Peripherals clock OFF, except AWK	V_{core} =1.2V VDD =2.5V-5.5V	Clock source: LIRC 32.768KHz	Ta=-40°C	0.7	0.8	μA
				Ta=25°C	0.9	1.1	
				Ta=50°C	1.4	1.9	
				Ta=85°C	4.3	10.6	
	All Peripherals clock OFF,	V_{core} =1.2V VDD =2.5V-5.5V		Ta=-40°C	0.4	0.5	μA
				Ta=25°C	0.6	0.8	
				Ta=50°C	1.1	1.7	
				Ta=85°C	4	10.2	

注：

1. 资料基于 TT Wafer 考核结果，不在生产中测试
2. 除非特别说明，典型值（Typ）是在 Ta=25°C, VDD=3.3V 的条件下测得
3. 除非特别说明，最大值（Max）是在 Ta=-40°C~85°C, VDD=2.5V~5.5V 的条件下测得的最大值
4. 使用 LXT 32.768KHz 时，外部晶振并联了一个 3MΩ 电阻。

5.5-2 Power On Reset/Brown Out Reset

符号	参数	条件	最小值	典型值	最大值	单位
V_{POR} V_{BOR}	POR 释放电压(上电过程) BOR 检测电压(掉电过程)		2.2	2.25	2.3	V

注：由设计保证，不在生产中测试

5.6 交流特性

5.6-1 输出特性—端口 PA，PB，PC，PD

符号	参数	条件	最小值	最大值	单位
V_{OH}	High level output voltage Source Current	Sourcing 2.8 mA, VDD = 3.3 V (see Note 1)	VDD-0.2		V
		Sourcing 4.2 mA, VDD = 3.3 V (see Note 2)	VDD-0.3		
V_{OL}	Low level output voltage Sink Current	Sinking 2.8 mA, VDD = 3.3 V (see Note 1)		VSS+0.2	V
		Sinking 4.2 mA, VDD = 3.3 V (see Note 2)		VSS+0.3	
V_{OHD}	High level output voltage Double Source Current	Sourcing 5.2 mA, VDD = 3.3 V (see Note 1)	VDD-0.2		V
		Sourcing 7.8 mA, VDD = 3.3 V (see Note 2)	VDD-0.3		
V_{OLD}	Low level output voltage Double Sink Current	Sinking 5.6 mA, VDD = 3.3 V (see Note 1)		VSS+0.2	V
		Sinking 8.4 mA, VDD = 3.3 V (see Note 2)		VSS+0.3	

Note:

1. 单一output PIN 最大电流为 8.4mA, IVDD Max = 80mA, IVSS Max = 100mA。
2. 由综合评估得出，不在生产中测试。

5.6-2 输入特性—端口 PA，PB，PC，PD

符号	参数	条件	最小值	典型值	最大值	单位
V_{IT+}	Positive-going input threshold voltage	VDD=2.5	1.33	1.365		V
		VDD=3.3	1.74	1.773		V
		VDD=5	2.64	2.66		V
V_{IT-}	Negative-going input threshold voltage	VDD=2.5		1.01	1.04	V
		VDD=3.3		1.324	1.36	V
		VDD=5		2.016	2.06	V
V_{hys}	Input voltage hysteresis (VIT+ - VIT-)	VDD=2.5	0.31	0.354		V
		VDD=3.3	0.4	0.448		V
		VDD=5	0.59	0.623		V
$R_{pullhigh}$	Pullup Resistor	VDD=5 VIN=0	49	60	75	Kohm
		VDD=3 VIN=0	80	107	130	
$R_{pulllow}$	Pulldown Resistor	VDD=5 VIN=5	58	68	82	
		VDD=3 VIN=3	34	42	49	
C_{input}	Input Capacitance			5		pf

注：由综合评估得出，不在生产中测试。

5.6-3 端口漏电特性—PA，PB，PC，PD

符号	参数	条件	VDD	最大值	单位
I_{lkg}	Leakage current	See Note 1, 2	2.5V / 3.6V	±50	nA

Notes:

1. The leakage current is measured with VSS or VDD applied to the corresponding pin(s), unless otherwise noted.
2. The port pin must be selected as input.
3. 由综合评估得出，不在生产中测试。

5.6-4 定时器/计数器输入采样要求

符号	参数	条件	最小值	最大值	单位
T(int)	External interrupt timing	External trigger signal for the interrupt flag(see Note1)	760		ns
T(cap)	Timer Captuter timing	TIM1/TIM2 capture pulse width Fsystme =4MHz	2.4		μs
f_{EXT}	Timer clock frequency applied to pin	TIM1,TIM2,TIM10,TIM11 external clock input Fsystme =4MHz	0	$f_{TIMxCLK}/2$	MHz
T(PCA)	PCA clock frequency applied to pin	PCA external clock input Fsystme =4MHz	0	$f_{TIMxCLK}/8$	MHz

Note:

1. The external signal sets the interrupt flag every time the minimum t(int) parameters are met. It may be set even withtrigger signals shorter than t(int).
2. 由综合评估得出，不在生产中测试。

5.6-5 内部 HIRC 振荡器

符号	参数	条件	最小值	典型值	最大值	单位
F_{MCLK}	Internal RC Oscillation frequency		4.0	4.0 8.0 16.0 24	24	MHz
I_{Mstart}(1)	Start-up time Not including software calibration	F_{MCLK}=4MHz	3.25	4.03	5.05	μs
		F_{MCLK}=8MHz	3.43	4.07	5.16	μs
		F_{MCLK}=16MHz	3.41	4	5.1	μs
		F_{MCLK}=24MHz	3.32	4.04	5.1	μs
I_{MCLK}	Current consumption	F_{MCLK}=4MHz	72.31	83.78	99.65	μA
		F_{MCLK}=8MHz	88.77	94.65	104.19	μA
		F_{MCLK}=16MHz	97.19	105.19	118.1	μA
		F_{MCLK}=24MHz	112.89	121.79	131.53	μA
DC_{MCLK}	Duty cycle		45	50	55	%
D_{evM}	Frequency Deviation	VDD = 2.5V~5.5V Ta = -40°C ~ 85°C	-2.5		+2.5	%

注：资料基于考核结果，不在生产中测试

5.6-6 内部 LIRC 振荡器

符号	参数	条件	最小值	典型值	最大值	单位
F_{ACLK}	Internal RC Oscillation frequency		38.15 32.474	38.4 32.768	38.74 32.86	KHz
T_{Astart}(1)	Start-up time: 32.768K 38.4K		90 75	120 106	150 125	μs
I_{ACLK}	Current consumption 32.768K 38.4K		0.26 0.34	0.35 0.43	0.48 0.51	μA
DC_{ACLK}	Duty cycle		43.14	50	53.25	%
D_{evA}	Frequency Deviation	VDD = 2.5V～5.5V Ta = -40°C～85°C	-10		+10	%

注：资料基于考核结果，不在生产中测试

5.6-7 外部 LXT 晶振

符号	参数	条件	最小值	典型值	最大值	单位
F_{SCLK}	Crystal frequency		32.75	32.768	32.79	KHz
ESR_{SCLK}	Supported crystal equivalent series resistance		40	65	85	KOhm
C_{SCLK}(1)	Supported crystal external load range	There are two C_{SCLK} on 2 crystal pins respectively		12		pF
Idd(2)	Current consumptionwhen stable	ESR=65KOhmC_{SCLK}=12 pF	200	250	350	nA
DC_{SCLK}	Duty cycle		48.85	50	52.35	%
T_{start}(3)	Start-up time	ESR=65KOhm C_{SCLK}=12pF40%～60% duty cycle reached	0.44	1	1.7	s

Note:

1. 建议使用晶体给出参考值
2. RCC_LXTCR.LXTDRV=0011, ESR=65K
3. 资料基于考核结果，不在生产中测试

5.6-8 外部 HXT 晶振

符号	参数	条件	最小值	典型值	最大值	单位
F_{FCLK}	Crystal frequency		4	16	24	MHz
ESR_{FCLK}	Supported crystal equivalent series resistance		30	60	1500	Ohm
C_{FCLK}[1]	Supported crystal external external load range	There are 2 C_{FCLK} on 2 crystal pins individually		12		pF
Idd[2]	Current consumption	24MHz Xtal ESR=30Ohm C_{FCLK}=12pF		300		μA
DC_{FCLK}	Duty cycle		50	50	51.8	%
T_{start}	Start-up time	24MHz	442.59	500	554.94	μs

Note:

1. 建议使用晶体给出参考值
2. Current consumption could vary with oscillating frequency, RCC_HXTCR.HXTDRV=110.
3. 数据基于考核结果，不在生产中测试

5.7 I2C接口特性

符号	参数	标准模式(100K)		快速模式(400K)		高速模式(1M)		单位
		最小值	最大值	最小值	最大值	最小值	最大值	
tSCLL	SCL 时钟低时间	4.95		1.15		0.495		us
tSCLH	SCL 时钟高时间	4.95		1.15		0.495		us
tSU.SDA	SDA 建立时间	5		5		5		ns
tHD.SDA	SDA 保持时间	5		5		5		ns
tHD.STA	开始条件保持时间	3*pclk		3*pclk		3*pclk		us
tSU.STA	重复的开始条件建立时间	12*pclk		12*pclk		2*pclk		us
tSU.STO	停止条件建立时间	2*pclk		2*pclk		2*pclk		us
tBUF	总线空闲（停止条件至开始条件）	14*pclk		14*pclk		4*pclk		us

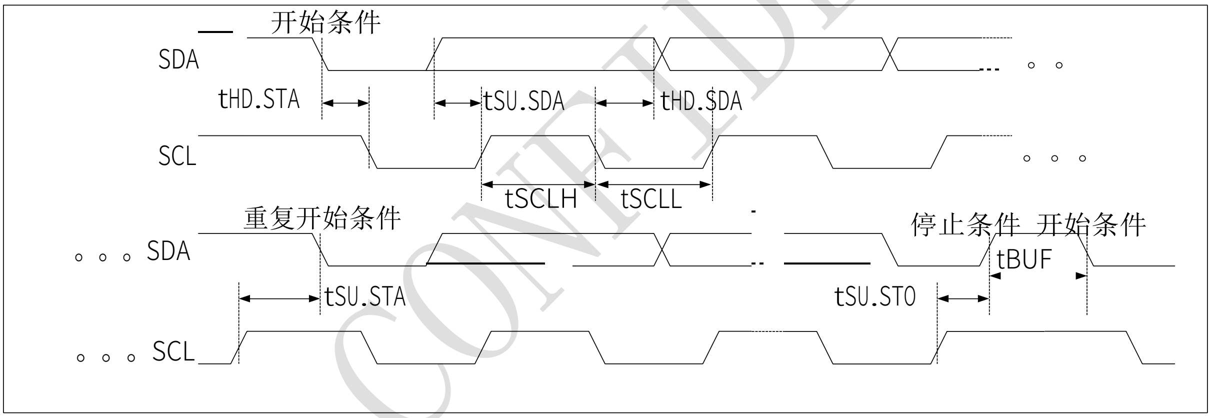


图 5 I2C 时序方块图

5.8 SPI接口特性

符号	参数	条件	最小值	最大值	单位
$t_{c(SCK)}$	串行时钟的周期	主机模式	2*pclk		ns
		从机模式	4*pclk		ns
$t_{w(SCKH)}$	串行时钟的高电平时间	主机模式	1*pclk		ns
		从机模式	2*pclk		ns
$t_{w(SCKL)}$	串行时钟的低电平时间	主机模式	1*pclk		ns
		从机模式	2*pclk		ns
$t_{su(SSN)}$	从机选择的建立时间	从机模式	3*pclk		ns
$t_{h(SSN)}$	从机选择的保持时间	从机模式	3*pclk		ns
$t_{v(MO)}$	主机数据输出的生效时间			5	ns
$t_{h(MO)}$	主机数据输出的保持时间		0		ns
$t_{v(SO)}$	从机数据输出的生效时间			30+1.5*pclk	ns
$t_{h(SO)}$	从机数据输出的保持时间		0.5*pclk		ns
$t_{su(MI)}$	主机数据输入的建立时间		30		ns
$t_{h(MI)}$	主机数据输入的保持时间		0		ns
$t_{su(SI)}$	从机数据输入的建立时间		0		ns
$t_{h(SI)}$	从机数据输入的保持时间		10+1.5*pclk	-	ns

Note：由设计保证，不在生产中测试

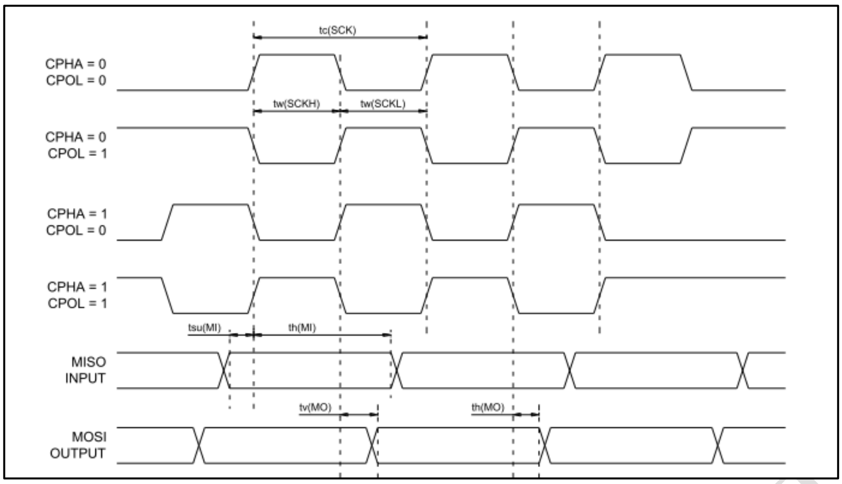


图 6 SPI 时序图（主机模式）

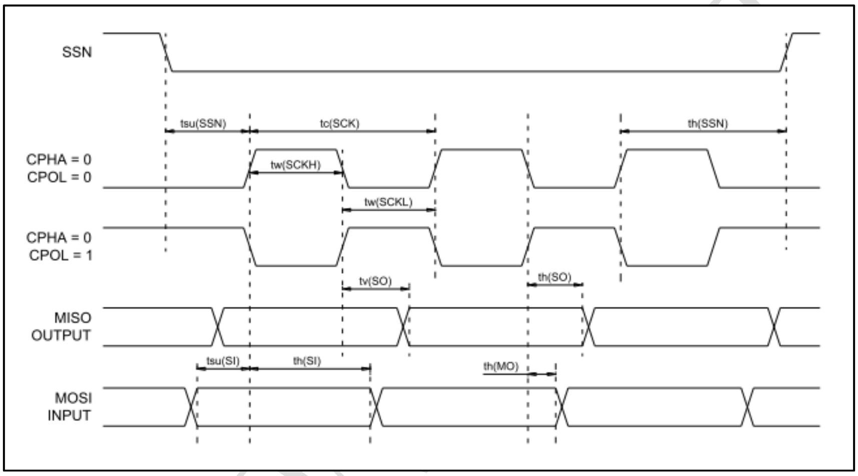


图 7 SPI 时序图（从机模式 CPHA=0）

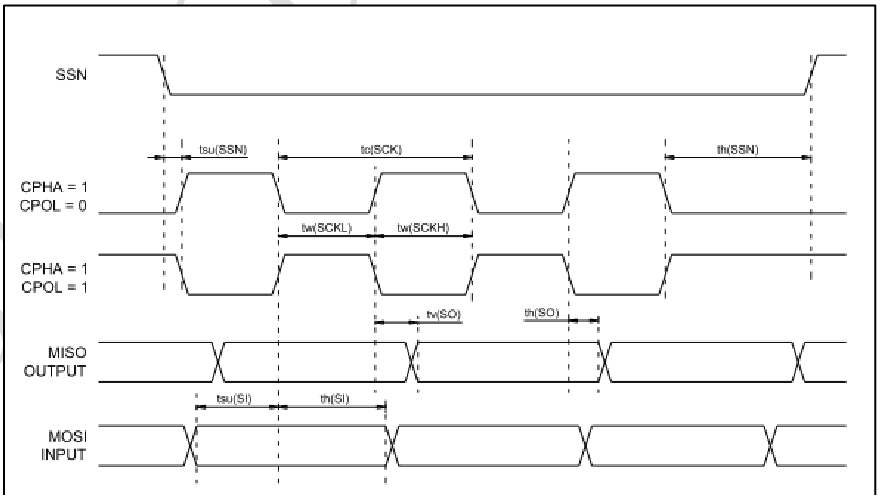


图 8 SPI 时序图（从机模式 CPHA=1）

5.9 12 位 A/D 转换器

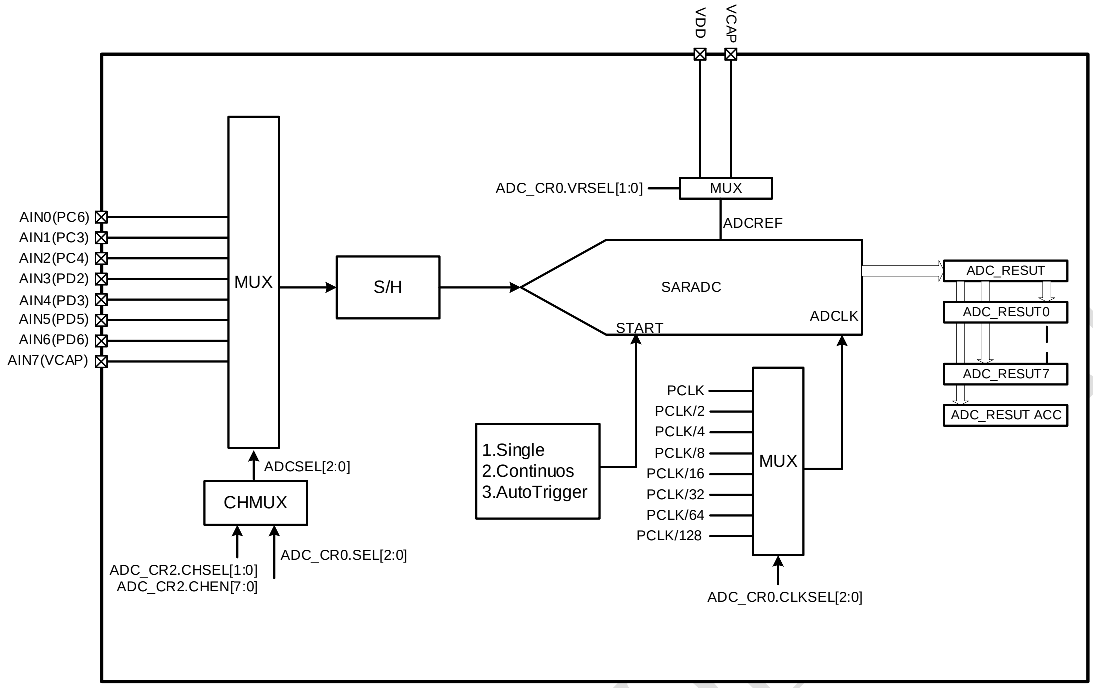


表5.7.1 ADC特性表

符号	参数	条件	最小值	典型值	最大值	单位
V_{ADCIN}	Input voltage range	Single ended	0		VREF	V
V_{REF}	ADC reference Voltage VDD			VDD		V
	ADC reference Voltage VCAP			2.5		V
I_{ADC}			0.7	0.9	1.2	mA
C_{ADC}	ADC input capacitance			16	18.4	pF
R_{ADC}	ADC sampling switch impedance			0.6		kΩ
R_{AIN}	External resistance on V_{IN}			0.1	50	kΩ
f_{ADCCLK}	ADC clock Frequency		0.5	4	16	MHz
$T_{ADCSTART}$	Startup time of ADC bias current		2	3	4	μs
$T_{ADCCONV}$	Conversion time		16	16	20	cycles
ENOB			9.5	10	10.4	Bit
DNL	Differential non-linearity	VREF = VDD		±1	2	LSB
INL	Integral non-linearity		-10	±1	10	LSB
E_o	Offset error		-9.06	±1	9	LSB
E_g	Gain error		-9	±1	9	LSB
DNL	Differential non-linearity	VREF = VCAP		±1	3	LSB
INL	Integral non-linearity		-20	±1	20	LSB
E_o	Offset error		-19.16	±1	19	LSB
E_g	Gain error		-16	±1	16	LSB

注：由设计保证，不在生产中测试

ADC典型应用图请参考下图

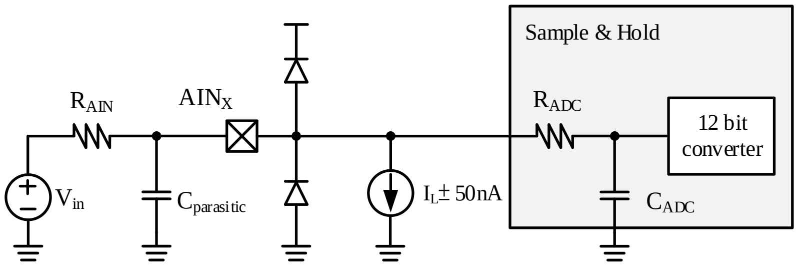


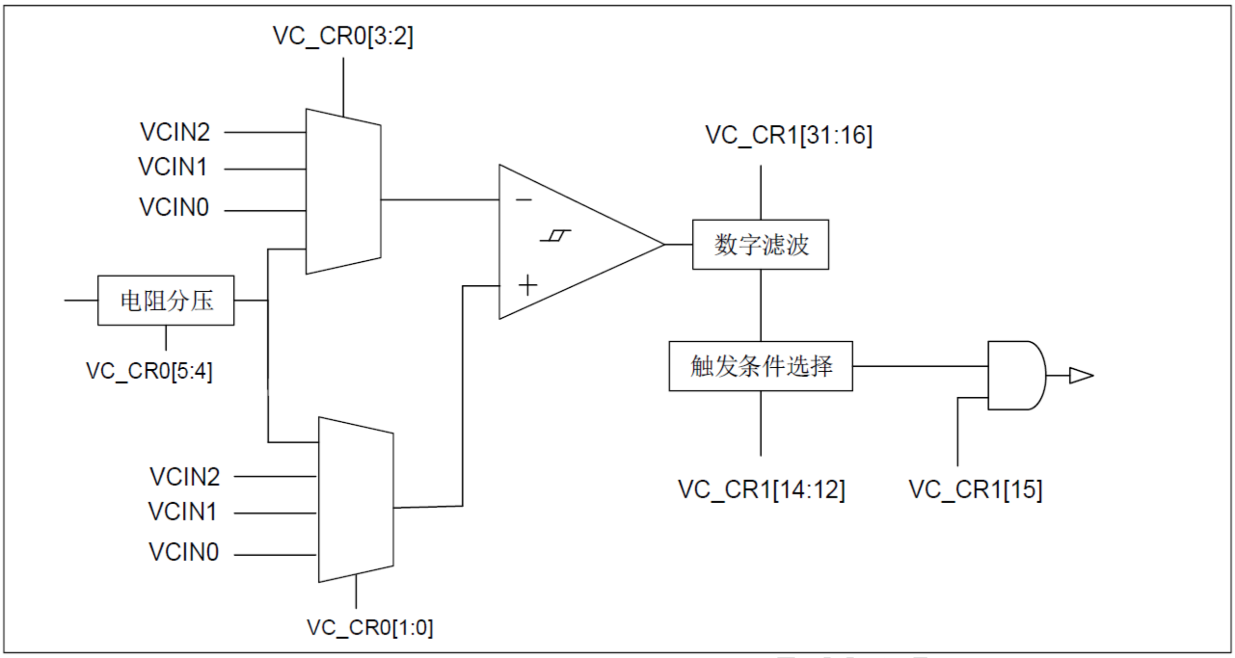
图 9 ADC典型应用途

1. $C_{parasitic}$ 为 PCB 上的电容，其电容值大小取决于 PCB 线路配置(大约 7pF)。若电容值过大将会降低 ADC 精准度，或需降低 ADC clock 频率来维持 ADC 精准度。
2. 表 5.7.2.最大 R_{AIN} 值为参考 ADC 特性表(表 5.7.1)中 C_{ADC} 与 R_{ADC} 和图 9 所得。

表5.7.2. 最大RAIN值对应fADCCLK与ts

t_s(μs)	f_{ADCCLK}(Hz)	SAM	R_{AIN}(kΩ)
0.167	24M	4	0.1
0.333	12M	4	0.8
0.667	6M	4	2.2
2.67	3M	8	10.8
5.33	1.5M	8	22.2
10.7	0.75M	8	45
21.3	0.375M	8	50

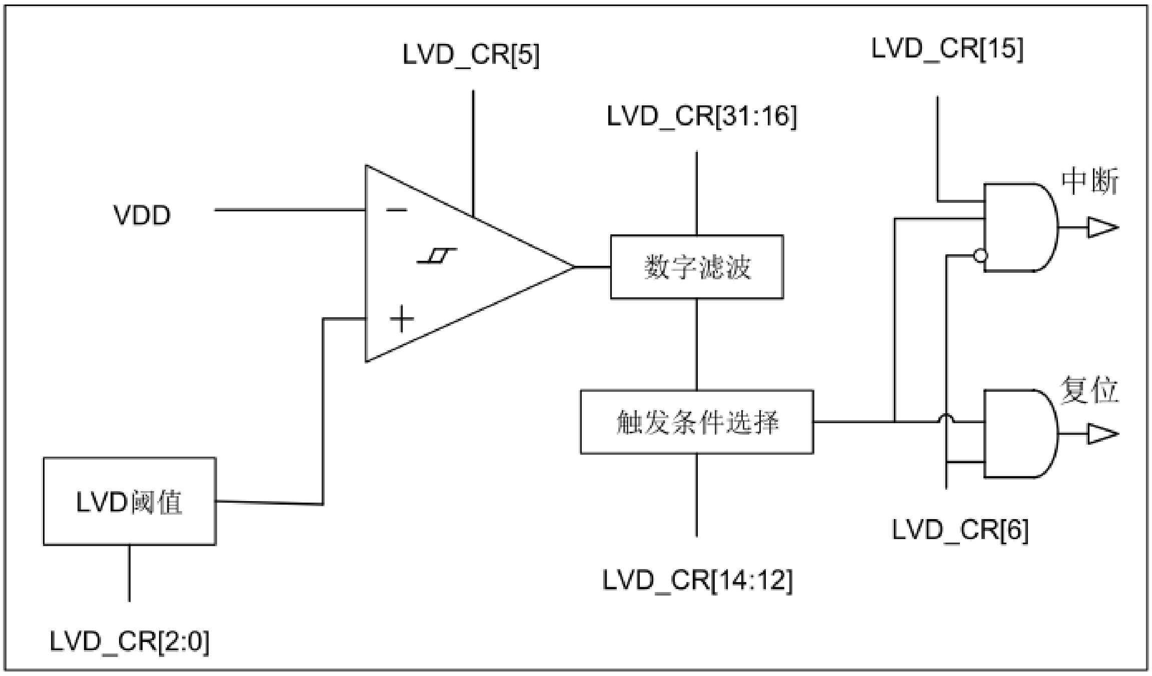
5.10 模拟电压比较器



符号	参数	条件	最小值	典型值	最大值	单位
V_{in}	Input voltage range		0		5.5	V
V_{incom}	Input common mode range		0		5.5	V
V_{offse}	Input offset	@-40~125℃	-10	±5	10	mV
I_{comp}	Comparator’s current		8.55	9.28	17.2	μA
$T_{response}$	Comparator’s response		43.2	100	362	ns

注：数据基于考核结果，不在生产中测试

5.11 低电压检测特性



符号	参数	条件	最小值	典型值	最大值	单位
V_{level}	VDD Detectable threshold	LVD_CR[2:0] = 000 (4.4V)	4.215	4.352	4.58	V
		LVD_CR[2:0] = 001 (4.0V)	3.795	3.917	4.114	
		LVD_CR[2:0] = 010 (3.6V)	3.448	3.562	3.709	
		LVD_CR[2:0] = 011 (3.3V)	3.163	3.266	3.436	
		LVD_CR[2:0] = 100 (3.1V)	2.919	3.014	3.173	
		LVD_CR[2:0] = 101 (2.9V)	2.71	2.799	2.942	
		LVD_CR[2:0] = 110 (2.7V)	2.53	2.613	2.751	
		LVD_CR[2:0] = 111 (2.5V)	2.37	2.45	2.578	
I_{comp}	Detector's current		0.981	1.076	1.1	μA
$T_{response}$	Detector's response time when VDD fall below or rise abovethe threshold		1.34	1.547	1.5468	μs
T_{setup}	Detector's setup time when ENABLE.VDD unchanged.		3.81	4	4.03	μs

注：资料基于考核结果，不在生产中测试

5.12 内存擦/写特性

符号	参数	条件	最小值	典型值	最大值	单位
EC_{flash}	Sector Endurance		20k			cycles
RET_{flash}	Data Retention		20			Years
T_{prog}	Byte/Half Word/Word ProgramTime		30	51.7	60	μs
$T_{Sector\text{-}erase}$	Sector Erase Time		3.5	4.26	4.5	ms
$T_{Chip\text{-}erase}$	Chip Erase Time		20	34.5	40	ms

5.13 从低功耗模式唤醒时间

唤醒时间是芯片由外部中断唤醒，从深度睡眠模式唤醒的时间。时钟源是HIRC。 VDD=3.3V。

符号	参数	条件	最小值	典型值	最大值	单位
T_{wakeup}	Deep sleep mode to active mode	HIRC Frequency: HIRC = 24MHz , HCLK = 4MHz	55	60	65	μs

注：资料基于考核结果，不在生产中测试。

5.14 电磁敏感特性

5.14-1 ESD

符号	参数	条件	最小值	典型值	最大值	单位
$V_{ESD,\ HBM}$	ESD @ Human Body Mode		2			KV
$V_{ESD,\ CDM}$	ESD @ Charge Device Mode		2			KV
$V_{ESD,\ MM}$	ESD @ Machine Mode		150			V
$I_{Latchup}$	Latch up current			100		mA

5.14-2 静态栓锁 (Static Latch-up)

为了评估栓锁性能，需要在3个样品上进行2个互补的静态栓锁测试：

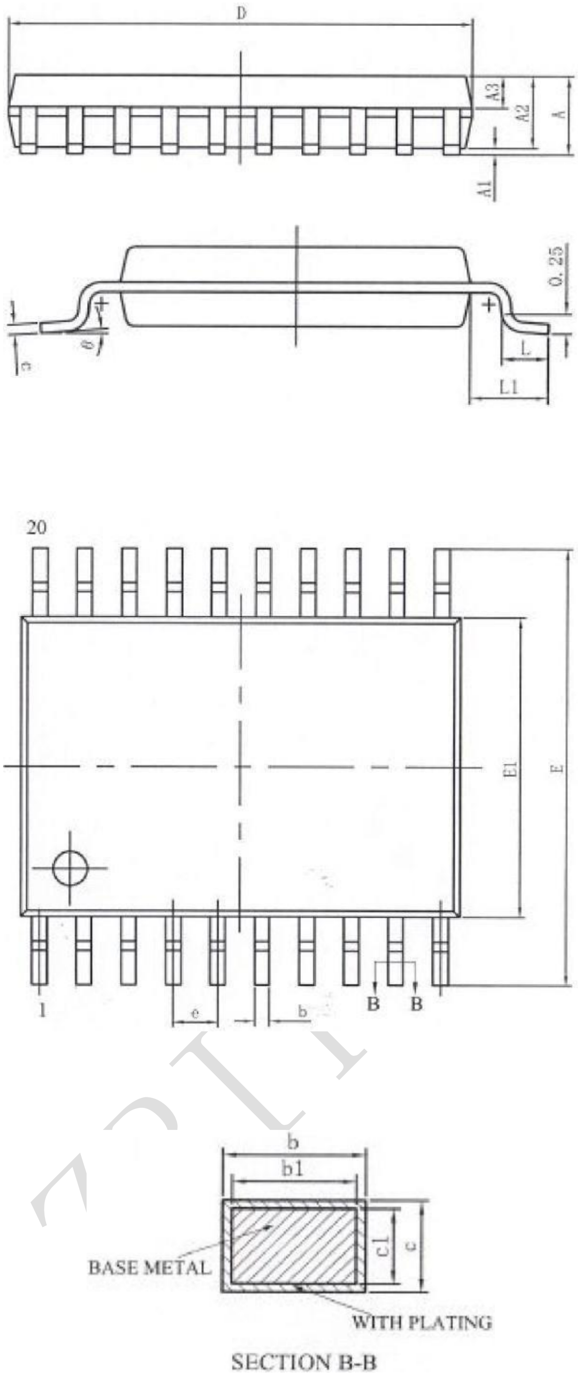
- 为每个电源引脚，提供超过极限的供电电压。
- 在每个输入、输出和可配置的 I/O 引脚上注入电流。这个

测试符合 EIA/JESD78A 集成电路栓锁标准。

符号	参数	条件	类型
LU	Static latch-up class	TA = +25 °C conforming to JESD78A	Class I Level A

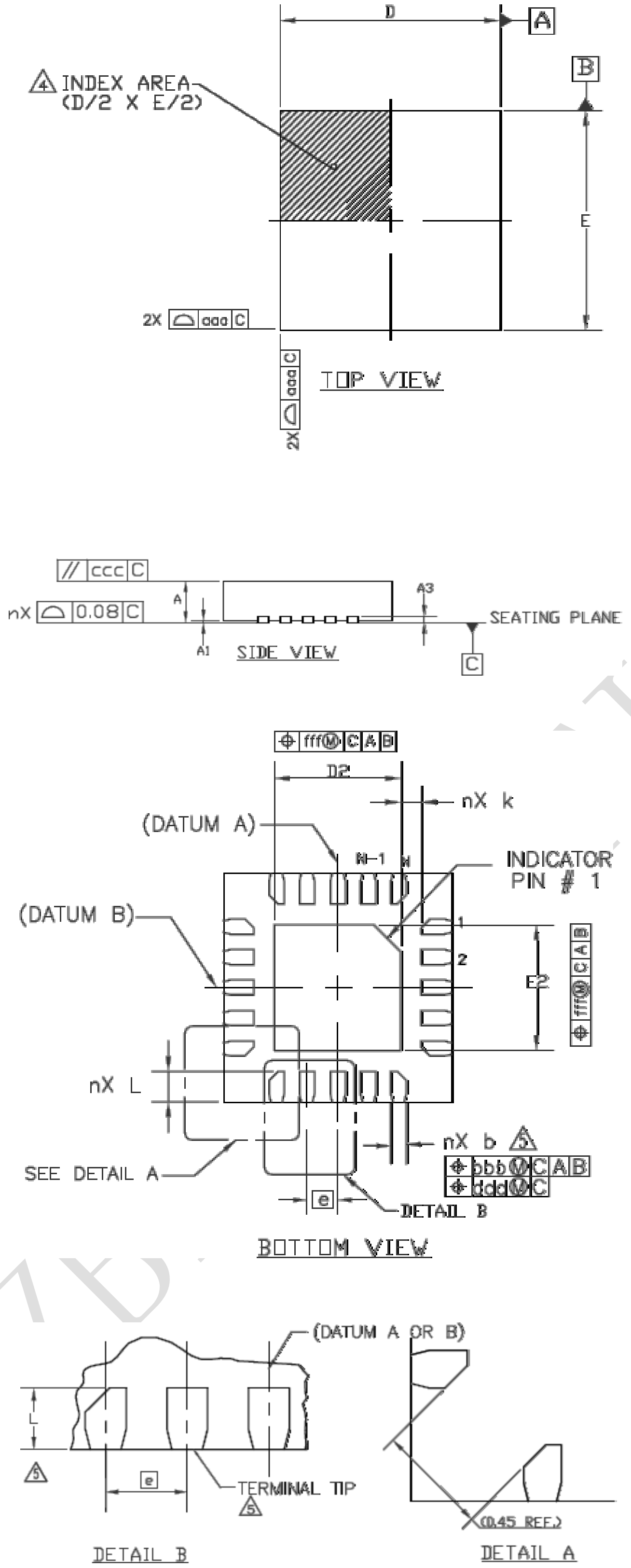
【6】 封装特性

6.1 TSSOP20 封装



TSSOP20			
Symbol	Min	Nominal	Max
A	-	-	1.20
A1	0.05	-	0.15
A2	0.80	1.00	1.05
A3	0.39	0.44	0.49
b	0.20	-	0.29
b1	0.19	0.22	0.25
c	0.13	-	0.18
c1	0.12	0.13	0.14
D	6.40	6.50	6.60
E1	4.30	4.40	4.50
E	6.20	6.40	6.60
e	0.65 BSC.		
L	0.45	0.60	0.75
L1	1.00 BSC.		
θ	0	-	8°

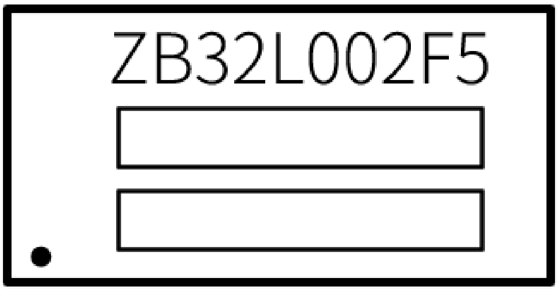
6.2 QFN20 封装



QFN20			
Symbol	Min	Nominal	Max
A	0.70	0.75	0.80
b	0.15	0.20	0.25
D	3.00 BSC.		
D2	1.55	1.65	1.75
E	3.00 BSC.		
E2	1.55	1.65	1.75
e	0.40 BSC.		
L	0.30	0.40	0.50
n	20		
nD	5		
nE	5		
A1	0	0.02	0.05
A3	0.203 REF.		
K	0.20	-	-
aaa		0.10	
bbb		0.07	
ccc		0.10	
ddd		0.05	

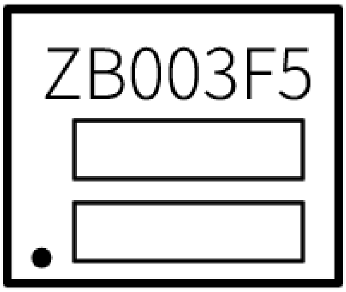
6.3 丝印说明

6.3-1 TSSOP20



1. 第一行：产品型号第 1 位到第 10 位字符，具体参考第 7 章型号命名。
2. 第二行：Lot ID。
3. 第三行：生产的年和周。

6.3-2 QFN20(3x3)



1. 第一行：ZB+产品型号第 6 位到第 10 位字符，具体参考第 7 章型号命名。
2. 第二行：Lot ID。
3. 第三行：生产的年和周。

【7】 型号命名

ZB32 L 0 02 F 5 P 6

产品系列
ZB32 = 基于ARM® Cortex的32位微控器

产品类型
L = 低功耗

MCU类型
0 = M0+

产品子系列
02 = 基本型

引脚数
F = 20 PIN

Flash 容量
5 = 24KB

封装型态
P = TSSOP
Q = QFN

环境温度
6 = -40~85°C

【8】 产品选型表

型号	Flash (KB)	SRAM (KB)	封装	包装	最小包装（MPQ）	最小起订量（MOQ）
ZB32L002F5Q6T	24	3	QFN20	Tape & Reel	5000	40000
ZB32L002F5P6T	24	3	TSSOP20	Tape & Reel	4500 注(1)	72000

注：

1. 尽量安排 9000 为最小发货单位
2. 请联系销售代表

【9】 修订记录

版本	修订日期	修订内容摘要
V1.0	2025-0811	初版